Cours (APP) GEI718 :
Technique de fabrication en salles blanches

OBJECTIF

L'activité GEI718 « Techniques de fabrication en salles blanches » a pour but d'exposer les étudiants aux technologies de fabrication utilisées dans le cadre de l'industrie de la microélectronique. Les nouveaux concepts théoriques à acquérir seront presque tous exploités dans la partie laboratoire de cette activité.

La caractéristique très particulière de cette activité pédagogique est de permettre aux étudiants de concrétiser leurs apprentissages de ces technologies de pointe grâce à l'accès aux laboratoires des salles blanches de l'Université de Sherbrooke. L'accès des étudiants à des laboratoires de pointe de ce type, ayant des conditions d'accès restrictives notamment à cause du contrôle très élevé de la propreté et de l'exposition à des risques particuliers, exige une très grande rigueur. Par conséquent, l'activité GEI 718 a été étalée sur plusieurs semaines afin de permettre une préparation optimale des laboratoires. Ainsi, les étudiants pourront profiter pleinement de cette expérience unique consistant à travailler avec des équipements de pointe, très peu accessibles, sans toutefois devoir nécessiter de longues heures de présence en salles blanches.

Dans le cadre de cette activité, les étudiants auront la possibilité de participer activement à la fabrication et à la caractérisation de structures NMOS sur silicium. Un tel programme d'activité réalisé en cinq laboratoires seulement est un défi, la collaboration et le professionnalisme attendu des étudiants à cette activité de fin d'études seront la clef du succès.

ÉLÉMENTS DE COMPÉTENCES À ACQUIÉRIR PENDANT CE COURS :

1) Comprendre les aspects reliés à la fabrication de circuits intégrés. Faire le lien entre la conception et la fabrication de composants intégrés. Avoir un aperçu des réalités industrielles dans ce secteur d'activité.

2) Décrire, comprendre et pouvoir justifier la série d'étapes requises pour la fabrication d'un circuit intégré de type NMOS, PMOS ou CMOS.

CONTENU

1) Éléments généraux :
   i. Principe de fonctionnement du transistor MOS (diodes et capacités MOS)
   ii. Fabrication de composants CMOS, limites industrielles actuelles
   iii. Techniques de nanofabrication, structures SOI, intégration 3D *(Séminaires étudiants)*

Techniques de micro-nano fabrication et de caractérisation :

2) Propriétés des semi-conducteurs, principalement le silicium :
   i. Structure cristalline, structure de bande
   ii. Croissance
   iii. Dopage / résistivité
   iv. Jonctions p-n

3) Techniques de photolithographie :
   i. Principes de base
   ii. Type de résine, étalement
   iii. Alignement et exposition
   iv. Formation de l'image
   v. Aligneuses contact et à projection
   vi. Fabrication de photomasques

4) Dopage des dispositifs :
   i. Diffusion de dopants
   ii. Limite de solubilité, redistribution de dopants
   iii. Implantation ionique (Logiciel de simulation www.srim.org)
   iv. Avantages / défauts implantation ionique
   v. Fonctionnement d'un implanteur ionique
   vi. Recuits thermiques classiques et recuits rapides, budget thermique

5) Techniques de caractérisation :
   i. Microscopie optique
   ii. Microscopie électronique
   iii. Ellipsométrie, réflectométrie, profilométrie
   iv. SIMS, mesures CV
   v. Mesures électriques sous pointes

6) Dépôt et croissance de couches minces :
   i. Techniques de dépôt par évaporation et pulvérisation cathodique
   ii. Dépôt de matériaux isolants
   iii. Techniques de dépôt en phase gazeuse assistée par plasma
   iv. Recouvrement de structures à topographie complexe
   v. Croissance de di-oxyde de silicium (SiO2) (sèche et humide)
   vi. Cinétique de croissance
   vii. Budget thermique, redistribution de dopants

7) Techniques de gravure
   i. Gravure humide, mécanismes de base
   ii. Gravures anisotropes et isotropes, sélectivité de gravure
   iii. Gravure par plasma (sèche)
   iv. Gravure plasma RIE et ICP

ÉVALUATION

Présentation Orale :	25 %
Mini Quizz :	5 %
Examen Sommatif :	35 %
Rapport de laboratoire :	35 %