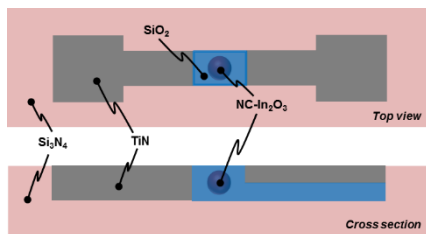


Intégration de mémoire résistive planaire sur puces CMOS à base de nanocristaux d' In_2O_3

Mots-clefs : Nanoélectronique, Mémoires résistives, OxRAM



Top-view and cross section schematic of a NC-In₂O₃ OxRAM cell

Porteurs du projet: G. BenAssayag (LN2-CEMES), D. Drouin (LN2), A. Souifi (INL), S. Ecoffey (LN2).

Étudiant impliqué : Stagiaire INSA K. Hamga, PhD à recruter sur contrat ANR

Partenaire industriel: STMicroelectronics

Autres partenaires académiques : INL, CEMES

Période du projet : 2014-2015. Un projet ANR est en phase d'évaluation



Description du projet et contexte: L'objectif du projet est la fabrication et la caractérisation électrique et structurale de cellules mémoires résistives (RRAM) innovantes de type planaire dans lesquelles des nanocristaux (NCs) d'oxyde d'Indium (In_2O_3) seront introduits pour la première fois comme relais de conduction dans l'oxyde de switch. En effet, il a été montré que la présence de nanocristaux dans l'oxyde augmente significativement le rapport R_{on}/R_{off} ce qui est idéal pour la fabrication de réseaux passifs à très basse consommation. Les propriétés de rétention et d'endurance sont également améliorées. Le substrat de départ est une tranche de silicium recouverte d'une couche mince de nitrure de silicium. Les motifs seront fabriqués par lithographie électronique, couplée à une gravure ionique réactive peu profonde, et au dépôt métallique. Le composant de base est une cellule métal/isolant/métal horizontale de dimensions nanométriques. Les parties métalliques en TiN forment les électrodes. La jonction tunnel est constituée par une couche fine de silice déposée par ALD afin d'obtenir une parfaite conformité et un bon contrôle de l'épaisseur (< 20nm). Les nanoparticules d'oxyde d'indium seront implantées sélectivement dans cet oxyde. Le premier procédé de fabrication des dispositifs couplera la méthode nanodamascène et la CMP avec l'implantation ionique très basse énergie classique. Il a été montré précédemment qu'après implantation simultanée d'indium les nanoparticules ne se forment sélectivement que dans de la silice et pas dans le nitrure. Ces paramètres pour une croissance sélective dans la cellule MIM tels longueur, largeur et hauteur seront ajustés à partir des observations en microscopie électronique à transmission et des mesures électriques des mémoires obtenues. Les paramètres des implantations ainsi que les conditions de recuits nécessaires à la formation des nanoparticules seront également choisis à partir de cette méthode. Celles-ci n'excéderont pas 450°C afin de rester compatible avec la technologie CMOS. Les mesures électriques porteront à la fois sur des paramètres concernant l'amélioration du rapport R_{on}/R_{off} , l'endurance ($\sim 10^9$ cycles), la vitesse lecture/écriture, la faible énergie de « switching » (720 fJ). Dans une deuxième étape ce procédé sera transféré dans le back-end-of-line de circuits CMOS avancés. Ce résultat constituera la première étape d'une intégration monolithique 3D massive de ces composants innovants dans back-end of line CMOS. *Les premières structures de démonstration avec des électrodes Ti ont été fabriquées en 2014 et ont été implantées Indium au CEMES pour la fabrication localisée des nanocristaux In_2O_3 et les mesures électriques.*

Autre faits saillants : Projet ANR en phase d'évaluation

Financement : STMicroelectronics (INL) NANO2017