



TITRE DE L'OFFRE : **Intégration hétérogène de puces pour systèmes 2.5D ou 3D**

Mots clés

Intégration 3D, microfabrication, vias traversants, interposeurs

Résumé de l'offre

Les transistors CMOS avancés comme on peut les trouver dans les systèmes sur puces des téléphones intelligents de dernière génération démontrent des performances jamais égalées pour des tailles de grilles aussi petites que 7 nm. La mise à l'échelle des dispositifs et donc l'augmentation de la densité de transistors ne sera plus possible ou trop coûteuse au-delà du nœud 3 nm. C'est pourquoi des alternatives en terme d'architecture mais aussi de mécanismes de conduction de dispositifs sont explorées et font même partie de produits commerciaux.

L'intégration 3D et 2,5D sont des alternatives systèmes qui permettent, parmi d'autres avantages, l'augmentation de la fonctionnalité et de la capacité de calcul par unité de surface en même temps que l'intégration de technologies hétérogènes sur un même substrat. Ces technologies se déclinent en plusieurs variantes ou procédés avec chacun leurs avantages et inconvénients mais possèdent des briques technologiques similaires.

Parmi ces briques technologiques on retrouve les vias traversants de type through silicon vias (TSV) et through glass vias (TGV), mais aussi la microfabrication de couches de redistributions multiples (RDL) pour les interposeurs 2.5D, l'utilisation de substrats sacrificiels et de techniques de collage pour l'intégration 3D ou même la reconstruction de wafers à partir de puces individuelles.

Mission

Le but du présent projet est de participer aux développements des différents procédés de microfabrication pour la réalisation des briques technologiques citées plus haut. Ceci peut comprendre la conception des procédés de microfabrications ainsi que le dessin des masques de lithographie, la microfabrication dans les laboratoires des salles blanches de l'Institut Interdisciplinaire d'Innovation Technologique (3IT) des structures tests, dispositifs et circuits mais aussi la caractérisation morphologique et électrique de ceux-ci. L'étudiant sera formé sur des équipements à l'état de l'art pour contribuer à la mise au point de briques technologiques pour réaliser, entre autres choses, des interposeurs 2.5D, de la reconstruction de wafer ou des vias traversants TSV pour l'intégration 3D hétérogène.

Profil et compétences recherchés

Le candidat recherché doit avoir un dossier académique de qualité, des aptitudes pour le travail manuel en laboratoire et un goût pour la recherche et développement (R&D).





OFFRE DE STAGE

Laboratoire Nanotechnologies et Nanosystèmes

Personnes contacts

Dominique.Drouin@USherbrooke.ca,
Serge.ecoffey@USherbrooke.ca

Documents à fournir

CV, lettre de motivation, relevés de notes

A propos

L'UMI-LN2 est une unité de recherche bilatérale entre la France (CNRS) et le Canada (Québec) située à Sherbrooke, à moins de 2 h de route à l'est de Montréal. Elle regroupe une centaine de personnes. L'objectif de ce laboratoire est de renforcer les coopérations scientifiques et technologiques basées sur des projets de recherche bilatéraux France/Canada en s'appuyant sur une recherche à la fois très partenariale, avec l'industrie mais aussi plus fondamentale. L'UMI-LN2 bénéficie d'un accès à un parc technologique de 450 m² à Sherbrooke et de plus de 15000 m² à Bromont.

